Processeurs de traitement du Signal

DSP

Filtres numériques

- **FIR** (Filtres à réponse impulsionnelle finie)

$$y_n = \sum_{i=0}^p a_i \cdot x_{n-i}$$

- **IIR** (Filtres à réponse impulsionnelle infinie)

$$y_n = \sum_{i=0}^p a_i \cdot x_{n-i} - \sum_{j=1}^q b_j \cdot y_{n-j}$$

- **Filtres Adaptatifs FIR**

$$y_n = \sum_{i=0}^p a_i(n) \cdot x_{n-i}$$

$$a_i(n) = a_i(n-1) + B \cdot e_n \cdot x_{n-1}$$

$$e_n = r_n - y_n$$

Autres opérations

- Corrélations

$$c_k = \sum_{n=0}^{N-1-k} x_n \cdot x_{n-k}$$

- Valeur moyenne

$$\hat{P} = \frac{1}{N} \cdot \sum_{n=0}^{N-1} x_n^2$$

- Fenêtrage

$$y_n = x_n \cdot W_n$$

FFT

- Avec $W_N = e^{-i\frac{2\pi}{N}}$

$$X_N(k) = \sum_{n=0}^{N-1} x_n \cdot W_N^{k \cdot n}$$

Calcul Matriciel

- Produit scalaire

$$z = \sum_{i=0}^{n-1} x_i \cdot y_i$$

- Produit matriciel

$$C_{i,j} = \sum_{k=0}^{k=m} A_{i,k} \cdot B_{k,j}$$

Opérations courantes

- Calculs sur
 - Scalaires
 - Complexes
 - Vecteurs
- Calculs de grande précision ou de grande dynamique
- Opération essentielle **MAC** (**M**ultiply, **A**dd, **aC**cumulate)
- Accès efficaces aux données pouvant entraîner des modes d'adressage particuliers

Classe des signaux à traiter

Signal	Fréquence échantillonnage	Période échantillonnage	Nb de cycles entre 2 échant. (50 ns/cycle)
Signaux vibratoires	100 kHz	10 μ s	200
Parole	8 kHz	125 μ s	2500
Audio	48 kHz	20,8 μ s	417
Vidéo	10 MHz	100 ns	2

Principales applications

- Télécommunications
- Interfaces vocales
- Applications militaires
- Multi-média et grand public
- Médical
- Électronique automobile
- Automatisation des procédés
- Instrumentation

DSP Architecture typique

Familles de DSP

- Exemple TMS320 de TI
- Virgule fixe: C1x, **C2x**, **C5x**
- Virgule flottante: C3x, C4x, **C6x**
- Multiprocesseur: C8x

Architecture Harvard modifiée

CPU DSP simple (C54x)

DSP TMS320C5x

* Available on the 'LC57 and 'C57S ** One serial port on 'C52; buffered serial port on 'LC56, 'LC57 and 'C57S

Multiplieur du C55

ALU C55

MAC

$$1 \times 2 + 3 \times 4 + 5 \times 6$$

1. $\text{Reg}[\text{ACCA}] += \text{Reg}[\text{PREG}] \ll \text{PM}$
2. $\text{Reg}[\text{TREG0}] \leftarrow_{16} \text{operand1}$
3. $\text{Reg}[\text{PREG}] \leftarrow_{16} \text{Reg}[\text{TREG0}]$
x operand2

Format Q15

Représentation en virgule fixe pour les nombres

$$-1 \leq n \leq 1$$

$$\text{valeur} = m \times 2^{-15}$$

Exemple :

$$\sin \frac{\pi}{6} \quad \text{en Q15 sur 16 bits ?}$$

$$\sin \frac{\pi}{6} = \frac{1}{2} = 0.5 = 2^{14} \times 2^{-15} = 16384 \times 2^{-15}$$

0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
---	---	---	---	---	---	---	---	---	---	---	---	---	---	---	---

Soit 4000h (0x4000)

Opérations sur Q15

ADDITION/SOUSTRACTION

$$Q15 \pm Q15 \rightarrow Q15$$

Mais il peut y avoir débordement

MULTIPLICATION/DIVISION

$$Q15 \times Q15 \rightarrow Q30$$

$$(m_1 \times 2^{-15}) \times (m_2 \times 2^{-15}) = (m_1 \times m_2) \times 2^{-30}$$

pas de débordement sur 32 bits, mais 2 bits de signe !

Exemple de multiplication

0.5 x 0.5 → 4000h x 4000h → 10 000 000 h

0001 0000 0000 0000 0000 0000 0000 0000 → 0.25

pour ramener à Q15 :

0010 0000 0000 0000

$P \gg 15 \ \& \ 0x0FFFF$

$[P \ll 1]_{31..16}$

}

2000h → 0.25

Produit scalaire en C55

```
.ds    0F00h  
costs .word 10,20,30,40,50,60,70  
num   .word 5,10,3,2,0,34,17
```

Data
Segment

```
.ps    0A00h  
lar ar0,#costs  
zap  
sac1   result,0  
rpt #7  
mac    num,*+  
sac1   result,0
```

Program
Segment

Do 8 times

Génération d'un sinus

$$y(n) = A * y(n-1) + B * y(n-2) + C * x(n-1)$$

avec $x = (1, 0, 0, \dots)$

$$y(-2) = y(-1) = 0$$

$$y(0) = 0$$

$$y(1) = C$$

$$y(n) = A * y(n-1) + B * y(n-2) \quad \text{pour } n > 1$$

$$\text{Soit } \theta = (f / f_s) * 2\pi$$

On obtient $y(n) = \sin(n\theta)$ si on choisit

$$A = 2 \cos \theta ; B = -1 ; C = \sin \theta ;$$

Exemple

$$f_s = 8 \text{ kHz} ; f = 800 \text{ Hz}$$

$$A = 2 * 0.809017 \leftrightarrow 2 * 678\text{Eh en Q15}$$

$$C = 0.58778 \leftrightarrow 4\text{B3Dh en Q15}$$

Donc en posant $A' = 678\text{Eh}$ et $C' = 259\text{Eh}$

$$y(0) = 0; y(1) = 2 * C'$$

$$y(n) = 2 * A' * y(n-1) - y(n-2) \text{ pour } n > 1$$

DSP core (TMS320C6711)

† In addition to fixed-point instructions, these functional units execute floating-point instructions.

Figure 1. TMS320C67x™ CPU (DSP Core) Data Paths